

Architecture des ordinateurs

Groupe 40

Jeudi, de 18h00 à 21h00 Voir local au: <https://portailétudiant.uqam.ca/> (cours)

Responsable(s) du cours

Nom du coordonnateur : GAGNON, Étienne M.**Nom de l'enseignant** : TSIKHANOVICH, Aléna**Local** : PK-4660**Téléphone** : (514) 987-3000 #4803**Courriel** : tsikhanovich.alena@uqam.ca**Site Web** : www-etud.iro.umontreal.ca/~tsikhana/

Description du cours

Familiariser l'étudiant avec la structure des ordinateurs modernes. Initier au fonctionnement interne, à l'agencement des organes. Classification des architectures. Structure des ordinateurs parallèles, pipelines, matriciels et à multiprocesseurs. Fonctionnement d'un processeur. Unité de traitement: étude comparative des catégories d'instructions, unité de contrôle, U.A.L. Mémoires: architecture, fonctionnement, types. Entrée/sortie: adressage des composants, synchronisation, interfaces, canaux. Pipelining: principe, arithmétique et instructions, fonctionnement. Traitement vectorisé: caractéristiques et exemples. Multiprocesseurs: structures fonctionnelles, réseaux d'interconnexion, organisation de la mémoire parallèle, logiciels d'exploitation.

Préalables académiques :

INF3172 Principes des systèmes d'exploitation

Objectifs du cours

Comprendre les principes de base du fonctionnement interne des ordinateurs et comprendre comment cette organisation interne affecte les performances. Étudier les méthodes et techniques utilisées dans les architectures modernes pour améliorer les performances. Comprendre les interrelations entre logiciel et matériel, particulièrement dans les machines modernes telles les machines Pentium, PowerPC, Itanium et les machines parallèles. Avoir un aperçu des directions futures vers lesquelles les architectures vont se développer.

Contenu du cours

- Introduction. Structure et fonction d'un ordinateur. Évolution historique. Performance
- Vue d'ensemble. Composants et fonctions. Structures d'interconnexion. Bus. PCI.
- Mémoire cachée. Mémoire interne. Correction d'erreur.
- Gestion de mémoire. TLB.
- Arithmétique : Représentation des données. Circuits logiques. Fonctionnement d'une unité arithmétique: addition, soustraction, multiplication. Arithmétique à point-flottant.
- Jeux d'instructions. Types d'opérandes. Types d'instructions. Modes d'adressage. Formats d'instruction.
- Fonctionnement d'un processeur : Organisation du processeur. Registres. Cycle d'instruction. Pipelines. Pentium et PowerPC.
- RISC. Grands jeux de registres. Pipelines RISC. MIPS R4000. SPARC. RISC vs CISC.
- Parallélisme d'instructions. Superscalaires.

- Architecture IA-64. Spéculation. Organisation de l'Itanium.
- Unité de contrôle. Microinstructions.
- Organisation parallèle. Machines SMP. Cohérence des caches. Agglomérats. Accès non-uniforme à la mémoire.
- Autres architectures.
- Programmation des fils d'exécution (threads) en Java.

Période	Contenu	Lecture et laboratoire
1	Introduction et performance	1
2	Performance (suite) et jeu d'instructions	2
3	Jeu d'instructions (suite)	2
4	Arithmétique	3
5	Processeur à 1 cycle	4
6	Processeur à 1 cycle (suite)	4
7	Examen Intra	
8	Pipelines	4
9	Aléas	4
10	Caches	5
11	TLB	5
12	Multi-processeurs	7
13	Threads Java	
14	Périphériques et révision	6
15	Examen Final	

Modalités d'évaluation

Description sommaire	Date	Pondération
Examen intra		35%
Examen final		35%
2 travaux pratiques		2 x 15%

- L'examen final couvre toute la matière avec une plus grande emphase sur la matière couverte après l'examen intra.
- Une moyenne d'au moins 50% aux examens est exigée pour réussir le cours.
- Les travaux peuvent être effectués individuellement (ou, si l'enseignant le permet, en équipe d'un maximum de deux personnes).
- Une pénalité de 20% par jour de retard sera appliquée sur les travaux.
- La qualité du français sera prise en considération, tant dans les examens que dans les travaux pratiques (jusqu'à 10% de pénalité).
- Les règlements concernant le plagiat seront strictement appliqués. Pour plus de renseignements, consultez le site suivant : <http://www.sciences.uqam.ca/etudiants/integrite-academique.html>

Politique d'absence aux examens

L'autorisation de reprendre un examen en cas d'absence est de caractère exceptionnel. Pour obtenir un tel privilège, l'étudiant-e doit avoir des motifs sérieux et bien justifiés.

Il est de la responsabilité de l'étudiant-e de ne pas s'inscrire à des cours qui sont en conflit d'horaire, tant en ce qui concerne les séances de cours ou d'exercices que les examens. **De tels conflits d'horaire ne constituent pas un motif justifiant une demande d'examen de reprise.**

Dans le cas d'une absence pour raison médicale, l'étudiant-e doit joindre un certificat médical original et signé par le médecin décrivant la raison de l'absence à l'examen. Les dates d'invalidité doivent être clairement indiquées sur le certificat. Une vérification de la validité du certificat pourrait être faite. Dans le cas d'une absence pour une raison non médicale, l'étudiant-e doit fournir les documents originaux expliquant et justifiant l'absence à l'examen – par exemple, lettre de la Cour en cas de participation à un jury, copie du certificat de décès en cas de décès d'un proche, etc. Toute demande incomplète sera refusée. Si la direction du programme d'études de l'étudiant-e constate qu'un étudiant a un comportement récurrent d'absence aux examens, l'étudiant-e peut se voir refuser une reprise d'examen.

L'étudiant-e absent-e lors d'un examen doit, dans les cinq (5) jours ouvrables suivant la date de l'examen, présenter une demande de reprise en utilisant le formulaire prévu, disponible sur le site Web du département à l'adresse suivante : <http://info.uqam.ca/politiques/>

L'étudiant-e doit déposer le formulaire dûment complété au secrétariat de la direction de son programme d'études : PK-3150 pour les programmes de premier cycle, PK-4150 pour les programmes de cycles supérieurs. Pour plus de détails sur la politique d'absence aux examens du Département d'informatique, consultez le site web suivant : <http://info.uqam.ca/politiques>

Renseignements utiles

Les étudiants qui ont une lettre signée de leur conseillère ou conseiller de l'Accueil et de soutien aux étudiants en situation de handicap, dans laquelle il est fait état de leur inscription au ASESH à titre d'étudiant en situation de handicap, sont invités à remettre ce document à leurs professeurs et chargés de cours dès le début de la session afin que les aménagements dans le respect des exigences académiques soient déterminées de concert avec chacun des professeurs et chargés de cours. Les étudiants qui ont une déficience et qui ne seraient pas inscrits au ASESH sont priés de se présenter au AB-2300.

Étudiants ayant une déficience de type visuelle, auditive, motrice, trouble d'apprentissage, trouble envahissant du développement et trouble de santé mentale:

Les étudiants qui ont une lettre d'*Attestation des mesures d'aménagements académiques* obtenue auprès d'un conseiller de l'**Accueil et soutien aux étudiants en situation de handicap (ASESH)** doivent rencontrer leur professeur au début de la session afin que des mesures d'aménagement en classe ou lors des évaluations puissent être mises en place. Ceux qui ont une déficience ou une incapacité mais qui n'ont pas cette lettre doivent contacter l'**ASESH** au (514) 987-3148 ou se présenter au local AB-2300 le plus tôt possible.

Intégrité académique

PLAGIAT Règlement no 18 sur les infractions de nature académique. (extraits)

Tout acte de plagiat, fraude, copiage, tricherie ou falsification de document commis par une étudiante, un étudiant, de même que toute participation à ces actes ou tentative de les commettre, à l'occasion d'un examen ou d'un travail faisant l'objet d'une évaluation ou dans toute autre circonstance, constituent une infraction au sens de ce règlement.

La liste non limitative des infractions est définie comme suit :

- la substitution de personnes;
- l'utilisation totale ou partielle du texte d'autrui en la faisant passer pour sien ou sans indication de référence;
- la transmission d'un travail pour fins d'évaluation alors qu'il constitue essentiellement un travail qui a déjà été transmis pour fins d'évaluation académique à l'Université ou dans une autre institution d'enseignement, sauf avec l'accord préalable de l'enseignante, l'enseignant;
- l'obtention par vol, manoeuvre ou corruption de questions ou de réponses d'examen ou de tout autre document ou matériel non autorisés, ou encore d'une évaluation non méritée;
- la possession ou l'utilisation, avant ou pendant un examen, de tout document non autorisé;
- l'utilisation pendant un examen de la copie d'examen d'une autre personne;
- l'obtention de toute aide non autorisée, qu'elle soit collective ou individuelle;

- la falsification d'un document, notamment d'un document transmis par l'Université ou d'un document de l'Université transmis ou non à une tierce personne, quelles que soient les circonstances;
- la falsification de données de recherche dans un travail, notamment une thèse, un mémoire, un mémoire-crédation, un rapport de stage ou un rapport de recherche;
- Les sanctions reliées à ces infractions sont précisées à l'article 3 du Règlement no 18.

Les règlements concernant le plagiat seront strictement appliqués. Pour plus de renseignements, veuillez consulter les sites suivants : <http://www.sciences.uqam.ca/etudiants/integrite-academique.html> et <http://www.bibliotheques.uqam.ca/recherche/plagiat/index.html>

Médiagraphie

VO PATTERSON, D.A. and Hennessy, J.L. -- Computer Organisation and Design, RISC-V edition -- **Morgan Kaufmann Publishers, 2018. ISBN 978-0-12-812275-4.**

VC PATTERSON, D.A. and Hennessy, J.L. -- Computer Organisation and Design, ARM edition -- **Morgan Kaufmann Publishers, 2017. ISBN 978-0-12-801733-3.**

VC PATTERSON, D.A. and Hennessy, J.L. -- *Computer Organisation and Design* -- **Morgan Kaufmann Publishers, Inc. Fifth Edition, 2013. ISBN 978-0124077263.**

VC STALLINGS, W. -- *Organisation et architecture de l'ordinateur* -- **6e édition, Pearson Education, 2003. ISBN 2-7440-7007-6**

VC STALLINGS, W. -- *Computer Organization and Architecture* -- **6th edition. Prentice Hall, 2003. ISBN 0-13-035119-9**

VC HENNESSY, J.L. and PATTERSON, D.A. -- *Computer Organisation and Design* -- **Morgan Kaufmann Publishers, Inc. Second Edition, 1998. ISBN 1-55-860-428-6.**

VC PATTERSON, D.A. et HENNESSY, J.L. -- *Organisation et conception des ordinateurs: L'interface matériel/logiciel* -- **DUNOD, 1994. En vente à la Coop Sciences.**

VC PATTERSON, D.A. et HENNESSY, J.L. -- *Architectures des ordinateurs: Une approche quantitative* -- **McGraw-Hill, 1996.**

VC STALLINGS, W. -- *Computer Organization and Architecture* -- **4th edition. Prentice Hall, 1996.**

VC TANENBAUM, A.S. -- *Architecture de l'ordinateur* -- **3e édition, Paris InterEdition, 1996.**

VC BARON, R.J. and L. HIGBIE -- *Computer Architecture* -- **Addison-Wesley Publishing Company, 1992.**

A : article - C : comptes rendus - L : logiciel
S: Standard - U : uri - V : volume

C : complémentaire - O : Obligatoire - R : recommandé