
MIC6130

Circuits intégrés programmables

Plan de cours

Responsable(s) du cours

Coordination : BEGIN, Guy

PK-4825

poste 4081

begin.guy@uqam.ca

<http://professeurs.uqam.ca/professeur/begin.guy/>

Enseignant(s) :

CICEK, Paul-Vahé

PK-4835

cicek.paul-vahe@uqam.ca

Description du cours

Ce cours vise à permettre de faire l'étude des différents circuits intégrés programmables et de leurs applications dans la conception des systèmes électroniques ; de maîtriser les outils CAO pour la synthèse et la programmation des circuits intégrés programmables. Étude des différents circuits intégrés programmables et de leurs applications. Circuits ASIC, PAL, FPLA, PLD, matrice de portes programmable - FPGA. Théorie et outils CAO pour la synthèse et la programmation des circuits intégrés programmables. Conception de systèmes avec des composants programmables. Travaux pratiques en laboratoire (3 heures/semaine).

Préalables académiques :

MIC1065 Circuits logiques

Objectif du cours

Le cours MIC6130 permettra à l'étudiant d'acquérir une formation théorique et pratique sur les méthodes et les outils de conception des circuits intégrés programmables.

À la fin de ce cours, l'étudiant devra être en mesure :

- de comprendre les méthodes de conception, vérification et simulation des circuits intégrés programmables ;
- de connaître la structure et l'architecture interne de ces circuits ;
- de choisir le circuit intégré programmable pour une application

À la fin des séances de laboratoire, l'étudiant devra être capable :

- d'utiliser un système de conception des circuits intégrés programmables
- de faire la conception de ces circuits avec un langage spécialisé
- d'utiliser les outils de simulation et synthèse des circuits intégrés programmables.

Contenu du cours

1. Introduction

- Survol des circuits intégrés programmables
- Environnement de conception pour les circuits intégrés programmables
- Carte de prototypage

2. Modélisation, simulation, synthèse et vérification

- Étapes de conception
- Description comportementale
- Simulation, bancs d'essai
- Revue du langage de description (HDL) pour la simulation fonctionnelle
- Couverture de vérification
- Outils de synthèse logique et physique (définition des broches, spécification et vérification temporelle)
- Outil de débogage in-situ

3. Description HDL de circuits pour la synthèse logique et leur utilisation

- Circuits combinatoires : multiplexeurs, démultiplexeurs, décodeurs, encodeurs, amplificateur trois états, comparateurs, UAL, circuits arithmétiques
- Circuits séquentiels : bascules, compteurs, machines à états finis (FSM, ASMD)
- Générateur automatique de blocs fonctionnels (SoC) et leur utilisation

4. Structures logiques internes du FPGA et leur utilisation

- LUT, multiplexeurs : délai, interconnexions
- Structures pour circuits arithmétiques
- Bascules, horloges et réseau de reset
- Registres à décalage
- Compteurs
- Mémoires : blocs, distribuées
- Horloges : réseau, domaines, synchronisation, DCM, PLL
- Exemples de circuit : FIFO, générateur de délai, microprocesseur, FSM, communication série

5. Technologies des circuits intégrés programmables

- Circuits et technologies PLD, CPLD, FPGA et ASIC
- Analyse de coûts et comparaison CPLD, FPGA, ASIC

6. Les structures d'entrée/sorties des circuits FPGA

- Blocs logiques d'entrées/sorties configurables
- Normes d'interconnexions

Modalités d'évaluation

Description sommaire	Date	Pondération
Examen intra	1er novembre 2019	*
Examen final	13 décembre 2019	*
Laboratoires	Au cours du trimestre	40 %
Projet de conception en équipe	17 décembre 2019	20 %

BARÈMES :

- Selon la distribution des notes finales. Le meilleur des deux examens compte pour 25 % des points et l'autre pour 15 %.

La qualité du français sera prise en considération, tant dans les examens que dans les travaux pratiques (jusqu'à 10 % de pénalité).

LABORATOIRES

Les séances de laboratoire (2 heures/semaine) sont obligatoires et font partie intégrante du cours et de l'évaluation. Les étudiants doivent se présenter aux séances afin d'effectuer les travaux pratiques et présenter leurs résultats à l'auxiliaire d'enseignement.

Médiagraphie

VO W. J. Dally, R. C. Harting, et T. M. Aamodt. – Digital Design Using VHDL : A Systems Approach, Cambridge University Press. (ISBN : 978-1107098862) OU W. J. Dally et R. C. Harting. Digital Design : A Systems Approach, Cambridge University Press. (ISBN : 978-0521199506)

VO Pong P. Chu. – RTL Hardware Design Using VHDL : Coding for Efficiency, Portability, and Scalability, Wiley.

UO <http://www.moodle.uqam.ca>

UO <http://www.xilinx.com>

VC Brown, Vranesic – *Fundamentals of Digital Logic with VHDL Design* – MCGRAW HILL, 2000.

VC Pong P. Chu. – *FPGA Prototyping by VHDL Examples : Xilinx MicroBlaze MCS SoC*, 2e édition, Wiley. (ISBN : 978-1-119-28274-7)

VR Roland Airiau, Jean-Michel Bergé, Vincent Rouillard – *VHDL langage, modélisation, synthèse, 2e édition* – PRESSE POLYTECHNIQUES ET UNIVERSITAIRES ROMANDES.

VC Clive “Max” Maxfield – *The Design Warrior’s Guide to FPGAs* – ELSEVIER, 2004.

VC Michael John Sebastian Smith – *Application-Specific Integrated Circuits* – ADDISON WESLEY, 1997.

VC Douglas J. Smith – *HDL Chip Design* – DOONE PUBLICATIONS, 1996.

VC John Wakerly – *Digital Design : Principles and Practices* – PRENTICE-HALL.

VC James R. Armstrong and F. Gail Gray – *VHDL Design Representation and Synthesis* – PRENTICE-HALL.

VC D. Van den Bout – *The Practical Xilinx Designer Lab Book* – PRENTICE HALL, 1998.

VC R.C. Seals and G.F. Whapshott – *Programmable Logic : PLDs and FPGAs* – PRENTICE-HALL.

VC Z. Navibi – *VHDL : Analysis and Modeling of Digital Systems* – PRENTICE-HALL.

VC D. Houzet – *Conception des circuits en VHDL, Principes et méthodologi*, – TOULOUSE : CÉPADUÈS.

VC K.C. Chang – *Digital Design and Modeling with VHDL and Synthesis* – IEEE COMPUTER SOCIETY, 1997.

VC Laurent Dutrieux et Didier Demigny – *Logique programmable, Architecture des FPGA et CPLD, Méthodes de conception, Le langage VHDL* – EYROLLES, 1997.

L'autorisation de reprendre un examen en cas d'absence est de caractère exceptionnel. Pour obtenir un tel privilège, l'étudiant-e doit avoir des motifs sérieux et bien justifiés.

Il est de la responsabilité de l'étudiant-e de ne pas s'inscrire à des cours qui sont en conflit d'horaire, tant en ce qui concerne les séances de cours ou d'exercices que les examens. **De tels conflits d'horaire ne constituent pas un motif justifiant une demande d'examen de reprise.**

Dans le cas d'une absence pour raison médicale, l'étudiant-e doit joindre un certificat médical original et signé par le médecin décrivant la raison de l'absence à l'examen. Les dates d'invalidité doivent être clairement indiquées sur le certificat. Une vérification de la validité du certificat pourrait être faite. Dans le cas d'une absence pour une raison non médicale, l'étudiant-e doit fournir les documents originaux expliquant et justifiant l'absence à l'examen ; par exemple, lettre de la Cour en cas de participation à un jury, copie du certificat de décès en cas de décès d'un proche, etc. Toute demande incomplète sera refusée. Si la direction du programme d'études de l'étudiant-e constate qu'un étudiant a un comportement récurrent d'absence aux examens, l'étudiant-e peut se voir refuser une reprise d'examen.

L'étudiant-e absent-e lors d'un examen doit, dans les cinq (5) jours ouvrables suivant la date de l'examen, présenter une demande de reprise en utilisant le formulaire prévu, disponible sur le site Web du département à l'adresse suivante : info.uqam.ca/politiques/.

L'étudiant-e doit déposer le formulaire dûment complété au secrétariat de la direction de son programme d'études : PK-3150 pour les programmes de premier cycle, PK-4150 pour les programmes de cycles supérieurs. Pour plus de détails sur la politique d'absence aux examens du Département d'informatique, consultez le site web suivant : info.uqam.ca/politiques.

PLAGIAT Règlement no 18 sur les infractions de nature académique. (extraits)

Tout acte de plagiat, fraude, copiage, tricherie ou falsification de document commis par une étudiante, un étudiant, de même que toute participation à ces actes ou tentative de les commettre, à l'occasion d'un examen ou d'un travail faisant l'objet d'une évaluation ou dans toute autre circonstance, constituent une infraction au sens de ce règlement.

La liste non limitative des infractions est définie comme suit :

- la substitution de personnes ;
- l'utilisation totale ou partielle du texte d'autrui en la faisant passer pour sien ou sans indication de référence ;
- la transmission d'un travail pour fins d'évaluation alors qu'il constitue essentiellement un travail qui a déjà été transmis pour fins d'évaluation académique à l'Université ou dans une autre institution d'enseignement, sauf avec l'accord préalable de l'enseignante, l'enseignant ;
- l'obtention par vol, manoeuvre ou corruption de questions ou de réponses d'examen ou de tout autre document ou matériel non autorisés, ou encore d'une évaluation non méritée ;
- la possession ou l'utilisation, avant ou pendant un examen, de tout document non autorisé ;
- l'utilisation pendant un examen de la copie d'examen d'une autre personne ;
- l'obtention de toute aide non autorisée, qu'elle soit collective ou individuelle ;
- la falsification d'un document, notamment d'un document transmis par l'Université ou d'un document de l'Université transmis ou non à une tierce personne, quelles que soient les circonstances ;
- la falsification de données de recherche dans un travail, notamment une thèse, un mémoire, un mémoire-créditation, un rapport de stage ou un rapport de recherche ;
- Les sanctions reliées à ces infractions sont précisées à l'article 3 du Règlement no 18.

Les règlements concernant le plagiat seront strictement appliqués. Pour plus de renseignements, veuillez consulter les sites suivants : www.sciences.uqam.ca/etudiants/integrite-academique.html et www.bibliotheques.uqam.ca/plagiat/le-plagiat-liens-rapides.

Politique no 16 visant à prévenir et combattre le sexisme et les violences à caractère sexuel

Pour consulter la politique no 16 :

instances.uqam.ca/wp-content/uploads/sites/47/2018/05/Politique_no_16.pdf

Services offerts :

Pour obtenir de l'aide, faire une divulgation ou une plainte :
Bureau d'intervention et de prévention en matière de harcèlement
514 987-3000, poste 0886

Pour la liste des services offerts en matière de violence sexuelle à l'UQAM et à l'extérieur de l'UQAM : harcelement.uqam.ca

CALACS Trêve pour Elles – point de services UQAM :
514 987-0348
calacs@uqam.ca
trevepourelles.org

Soutien psychologique (Services à la vie étudiante) :
514 987-3185
Local DS-2110

Service de la prévention et de la sécurité : 514 987-3131

Les étudiants qui ont une lettre signée de leur conseillère ou conseiller de l'Accueil et de soutien aux étudiants en situation de handicap (ASESH), dans laquelle il est fait état de leur inscription au ASESH à titre d'étudiant(e) en situation de handicap, sont invités à remettre ce document à leurs professeur(e)s et chargé(e)s de cours dès le début de la session afin que les aménagements dans le respect des exigences académiques soient déterminées de concert avec chacun des professeur(e)s et chargé(e)s de cours. Les étudiants qui ont une déficience et qui ne seraient pas inscrits au ASESH sont priés de se présenter au AB-2300.

Étudiants avant une déficience de type visuelle, auditive, motrice, trouble d'apprentissage, trouble envahissant du développement et trouble de santé mentale :

Les étudiant(e)s qui ont une lettre d'*Attestation des mesures d'aménagements académiques* obtenue auprès d'une conseillère, d'un conseiller de l'ACCUEIL ET SOUTIEN AUX ÉTUDIANTS EN SITUATION DE HANDICAP (ASESH) doivent rencontrer leurs enseignant(e)s au début de la session afin que des mesures d'aménagement en classe ou lors des évaluations puissent être mises en place. Ceux et celles qui ont une déficience ou une incapacité mais qui n'ont pas cette lettre doivent contacter l'ASESH au (514) 987-3148 ou se présenter au AB-2300 le plus tôt possible.